

Prüfungsfragen

Rechnerarchitektur WS 08/09

DHWK

RA (4 SWS), DHWK (6 SWS)

Prüfer: Dr. Volkmar Sieh
Beisitzer: Dr. Matthias Sand

März 2009

Bemerkungen zu Prüfung und Prüfer

Ergebnis: 1,7

Lockere Atmosphäre. Man muss das Zeug verstanden haben und mit der ein oder anderen Transferfrage rechnen, die nicht im Skript steht. Kam mir überraschend kurz vor die Prüfung und man durfte aussuchen womit man beginnt.

RA

- Caches, was gibt's für Strategien?
- Platzier- und Schreibstrategien näher erläutern
- Wo gibt's im Rechner überall Caches?
- Transfer: Hat die MMU einen Cache?
- Transfer: Kommt man in heutigen Rechnern noch ohne Caches aus?
- Ein Rechner mit CPU, L1-Cache, L2-Cache, MMU, Speicher und Adress-/Datenbus skizzieren
- Welche Art Cacheadressierung verwendet der Rechner? (virtuell oder physikalisch oder beides)
- Was muss man ändern um die anderen beiden Arten zu realisieren?
- `ld 4(%esp) %ebx`, was macht welche Pipelinestage und was gibt welche Stage an welche Stage weiter? (Das war die einzige Frage wo ich m. Mn. nach abgekackt hab, ich hab zwar nichts Falsches gesagt bin aber nur mit Hilfe auf alles gekommen, also zottelig)

- Was habt ihr gebaut?
- Was übertragt ihr und wie realisiert ihr das?
- In Pseudocode hinschreiben wie der Treiber blockierendes Lesen implementiert